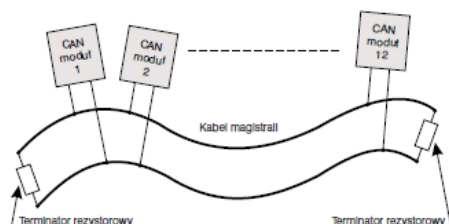


Podstawowe wiadomości n. t. magistrali CAN



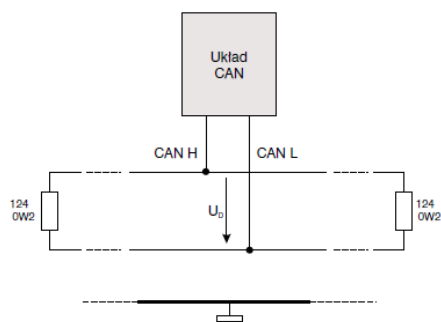
Rys. 2. Topologia magistrali CAN.

1. Założenia

CAN wykorzystuje tak zwaną topologię magistrali, to oznacza, że wszystkie elementy są połączone pojedynczą skrętką pary przewodów (ekranowaną lub nie), zakończoną na obydwu końcach odpowiednimi impedancjami zakończenia magistrali. Taka organizacja zapewnia, że każda stacja może komunikować się z każdą w sieci bez żadnych ograniczeń.

2. Sposób dołączenia modułów CAN do magistrali

Magistrala CAN to dwuprzewodowa skrętka miedziana. Przewody skrętki posiadają oznaczenia CAN H i CAN L. Sygnały niosące informację są nazywane sygnałami różnicowymi, tzn. istotna jest różnica napięć między CAN H i CAN L. Napięcie między przewodami skrętki a masą nie mają tu znaczenia – jest to jedno z zabezpieczeń układu przed zakłóceniami. Skrętka przewodowa ma tę właściwość, że oba jej przewody leżą bardzo blisko siebie i np. napięciowy impuls zakłócający, jaki pojawia się na skrętce dociera do obu przewodów naraz – czyli nie występuje wynikające z tego zakłócająca różnica potencjałów między obu przewodami, natomiast między przewodami a masą – tak. Z tego powodu masa „nie bierze udziału” w transmisji.



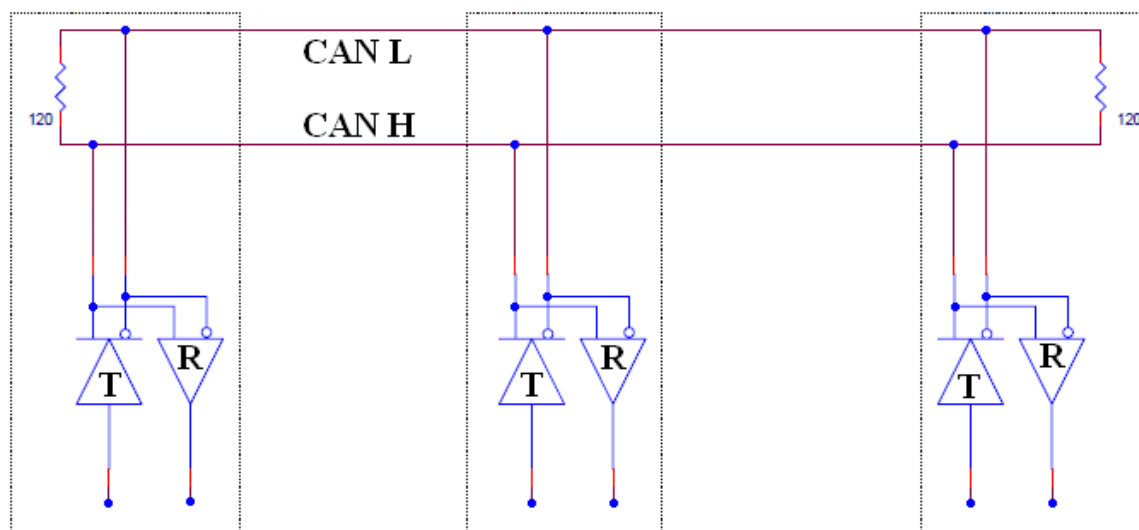
Rys. 3. Dołączanie elementu (stacji) do magistrali CAN.

W tabeli poniżej podano różnice potencjałów między przewodami CAN H i CAN L a masą układu:

Tab. 1. Poziomy bezwzględne linii magistrali w odniesieniu do (lokalnej) masy zgodnie z ISO11898.

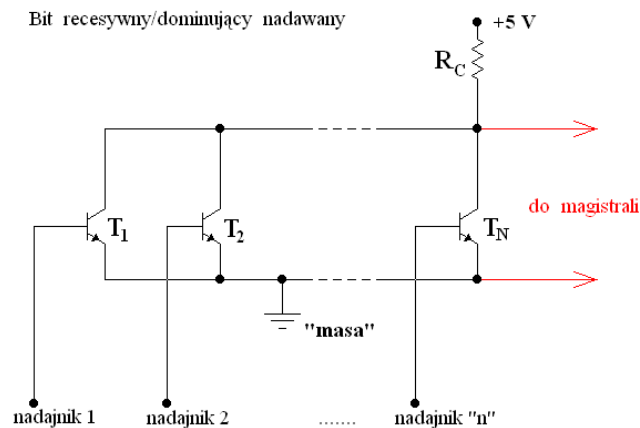
Napięcie na magistrali	Stan magistrali	
	recesywny (ustępujący)	dominujący (przeważający)
CANH	2,5V	3,5V
CANL	2,5V	1,5V
dopuszczalne napięcie różnicowe $U_0 = \text{CANH} - \text{CANL}$	0 - 0,5V	0,9 - 2,0V

Nieco bardziej szczegółowo sposób dołączenia modułów do magistrali przedstawia rys. poniżej:



3. Bit recesywny i bit dominujący (wyjaśnienie)

Aby wyjaśnić pojęcia **bit recesywny** i **bit dominujący** można posłużyć się przykładem techniki obwodów wyjściowych niektórych bramek logicznych typu OC (Open Collector). Weźmy pod uwagę następujący układ:



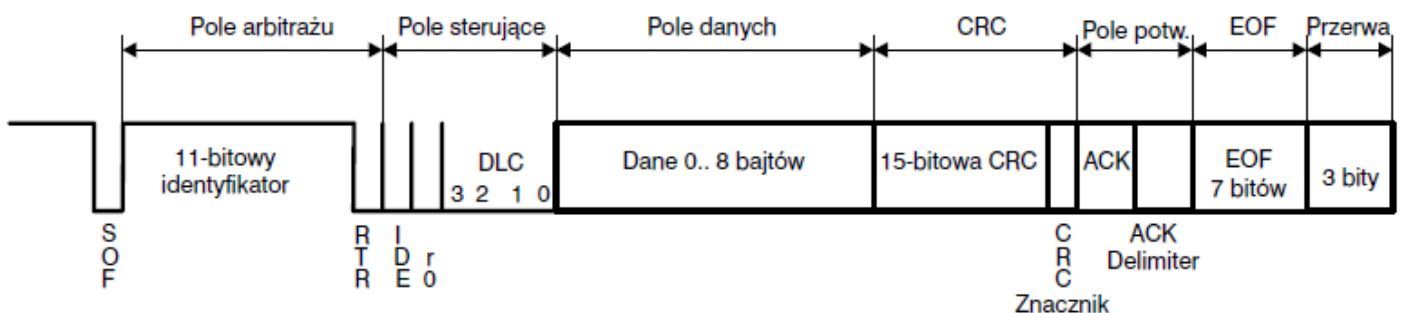
Zasada działania jest bardzo prosta: wystarczy, że tylko jeden (dowolny) nadajnik wyśle na linię bit dominujący (czyli wprowadzi w stan nasycenia przyporządkowany mu tranzystor), to na linii pojawia się „0” (bit dominujący) i żaden inny nadajnik nie jest w stanie wymusić na linii bitu recesywnego – czyli „1”. Mówimy, że ten nadajnik „nadpisał” bit dominujący w linii.

4. Rodzaje pakietów danych używanych w systemie CAN

Do wymiany danych przez magistralę stosuje się cztery rodzaje pakietów danych (tzw. ramek)

- ramka danych
- ramka zdalnego wywołania
- ramka sygnalizacji błędu
- ramka przepelnienia

RAMKA DANYCH



Struktura ramki danych (format ramki standardowej – CAN 20A).

Do wymiany danych przez magistralę, w sieci używane są cztery rodzaje pakietów danych nazywanych zazwyczaj ramkami:

- ramka danych,

- ramka zdalnego wywołania,
- ramka sygnalizacji błędu
- ramka przepełnienia.

RAMKA DANYCH

Specyfikacja:

- **SOF**

Jest to bit startowy ramki, który jest zawsze bitem dominującym (0). Wszystkie stacje dołączone do magistrali synchronizują swoje wewnętrzne stopnie odbiorcze z narastającym zboczem tego bitu (impulsu).

- **identyfikator 11 bitowy**

Słowo 11-bitowe umożliwia utworzenie aż $2^{11} = 2048$ różnych ramek danych, lecz dostępnych jest tylko 2032. Pozostałe 16 jest zarezerwowane do celów specjalnych. W przypadku magistrali CAN 20B mamy do czynienia z identyfikatorem 29-bitowym, który umożliwia wytworzenie $2^{29} = 536\,870\,912$ ramek danych. **Należy pamiętać ze identyfikator niesie informację o priorytecie („ważności”) ramki, a nie o adresie stacji.**

- **RTR – bit zdalnego żądania transmisji**

Ten bit, który jest zwykle dominującym (0), umożliwia stacji zaadresowanie i wysłanie wiadomości do innej określonej stacji. Jest to bardzo ważne, gdy jakieś dane są pilnie potrzebne do przetworzenia

- **bit rozszerzenia identyfikatora IDE (w polu sterującym)**

Wartość tego bitu wskazuje, czy jest to ramka z identyfikatorem 11 bitowym (bit IDE dominujący, czyli 0) czy 29 bitowym (bit IDE recesywny, czyli 1)

- **bit r0 – bit rezerwowy 0 (dominujący)**

Ten dominujący bit jest przewidziany jako zapasowy dla ewentualnego rozszerzenia specyfikacji systemu

- **DLC – pole 4 bitowe**

te cztery bity niosą informację o tym, ile bajtów danych jest kolejno transmitowanych w polu danych. Może ich być od 0 do 8B – nie więcej

- **pole danych**

tu przesyłane są dane w ramce – w liczbie od zera do 8B

- **15 bitowa suma kontrolna CRC w polu CRC**

Stacja nadawcza tworzy zgodnie z określoną procedurą (z udziałem danych do wysłania) 15 bitowy wektor informacji cyfrowej, zwany sumą kontrolną CRC. Stacja odbiorcza na podstawie odebranych danych i sumy kontrolnej CRC utworzonej w stacji nadawczej wykonuje podobną operację. Jeżeli wynik tej operacji jest zerem, to transmisja danych przebiegła poprawnie, jeżeli nie, to uruchomiona zostaje procedura korekcji błędów.

- **bit CRC w polu CRC**

jest to bit ogranicznika zwanego znacznikiem CRC kończącym sumę kontrolną CRC. Przesyłany jest najczęściej w postaci recesywnej

- **1 bitowe pole przerwy ACK w polu potwierdzenia**

Jest transmitowane w postaci recesywnej i może zostać nadpisane bitem dominującym, transmitowanym przez inną stację dołączoną do magistrali. Umożliwia to stacjom odbierającym wysłanie potwierdzenia poprawnej ramki danych.

- **ACK Delimiter – bit ogranicznika ACK**

Bit w postaci recesywnej

- **EOF (End Of Frame) – pole zakończenia ramki**

pole składa się z siedmiu bitów recesywnych i kończy ramkę danych

- **Intermission – przerwa między ramkami**

przerwa między ramkami w postaci trzech bitów recesywnych, potrzebna do przetworzenia lub zapamiętania przesłanych danych

Adresowanie

Istnieją dwa sposoby adresowania przesyłanej informacji

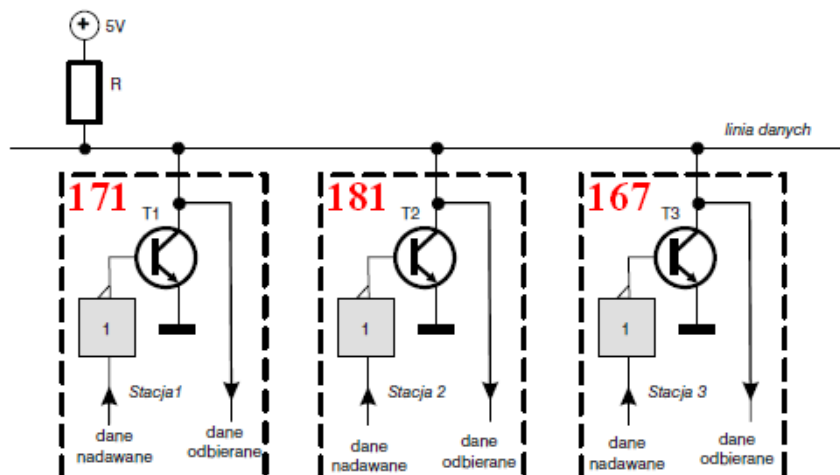
- **zorientowanie na stację**

Stacja nadająca podaje w transmitowanym pakiecie adres stacji nadającej i stacji odbiorczej. Wiadomość odbierają także pozostałe stacje dołączone do magistrali, ale ją ignorują, ponieważ nie jest do nich adresowana.

- **zorientowanie na wiadomość (arbitraż)**

Stacja nadająca dodaje do wiadomości – w polu arbitrażu, swój własny, niepowtarzalny 11 – bitowy (CAN 20A) identyfikator, będący informacją o wadze informacji przesyłanej. Wiadomość nie zawiera adresu stacji odbiorczej – jest odebrana przez wszystkie stacje odbiorcze. Analizują one identyfikator i na jego podstawie oceniają, czy dana wiadomość jest przeznaczona dla nich, czy nie. Tu należy zauważyć, że każda stacja może zarówno nadawać jak i odbierać nadawaną informację – schemat poniżej. Aby to wyjaśnić, posłużymy się przykładem trzech stacji, które chcą przesłać informację przez magistralę. Przyjmijmy, że stacja 1 wysyła identyfikator 171, stacja 2 – 181 a stacja 3 – 167.

Identyfikatory te w postaci binarnej są umieszczone w polu arbitrażu każdej z tych stacji i bit po bicie (**recesywnym lub dominującym**) wysyłane są na magistralę (**i jednocześnie z niej odbierane**). Zachodzi tzw. faza arbitrażu (ustalanie „ważności” przygotowanych do wysłania trzech wiadomości)



Rys. 7. Bardzo uproszczony schemat obwodów wejściowo-wyjściowych stacji, ilustrujący sposób ich dołączenia do magistrali CAN.

Ten fragment transmisji pokazuje tabelka poniżej:

Moment czasowy	t1	t2	t3	t4	t5	t6	t7	t8	t9	t10	t11
Stacja 1 (ident. 171)	0	0	0	1	0	1	0	1	0	1	1
Stacja 2 (ident. 181)	0	0	0	1	0	1	1	0	1	0	1
Stacja 3 (ident. 167)	0	0	0	1	0	1	0	0	1	1	1

Od momentu czasowego t1 do momentu t6 bity identyfikatora są identyczne – każda stacja stwierdza, że **wysłany** przez nią identyfikator jest identyczny z **odbieranym** – czyli dotąd priorytet przygotowanych do przesłania informacji nie został ustalony. W momencie t7 stacja 2 wysyła bit recesywny (1), a odbiera bit dominujący (0). Oznacza to, że któraś z pozostałych stacji (albo obie naraz) nadpisały recesywny bit stacji 2 bitem dominującym. W tym przypadku obie stacje (1 i 3) nadpisały bitem dominującym bit recesywny stacji 2. W tym momencie stacja 2 przełącza się na nasłuch i już nie bierze udziału w arbitrażu. W momencie t8 dochodzi do ustalenia priorytetu przygotowanych do przesłania informacji ponieważ stacja 1 wystawiła bit recesywny (1) a stacja 3 nadpisała go bitem dominującym (0) – **arbitraż „wygrała” stacja 3 i jej informacja zostaje wysłana na magistralę.**